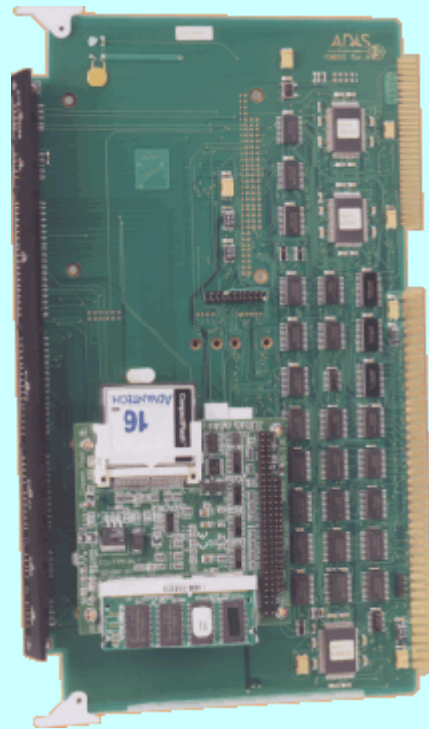


Features

- CPU DOS on Multibus 1 format
- On board STPC Client CPU
- Up to 32 MB system memory SODIMM (EDO/FPM DRAM)
- On board VGA interface
- Ethernet 10/100Mbps
- Supports Compact Flash Card
- Built in EIDE HARD DISK
- On board keyboard/PS2 mouse
- Two serial ports (RS 232)
- Upgradable through PC/104 module
- Direct MULTIBUS 1 interface
- Interrupts IN/OUT
- Fully compatible **MULTIBUS I**
- Multi-processing available
- Industrial product



Description

Designed as part of a policy to protect the investments in **MULTIBUS 1** applications, the **ICM DOS** board is based on a PC-type processor core.

Resources commonly found on these machines have been gathered on a single module (which allows for possible upgrades).

The **MULTIBUS 1** motherboard has the necessary interfaces for **MULTIBUS** boards management.

It also features a vacant slot for an add-on module of type **PC 104**.

SPECIFICATIONS

(t = 25°C)

TYPE	CPU-PC BOARD ON MULTIBUS 1			
STANDARD SBC FUNCTIONS				
- CPU	Embedded SGS Thomson DX/66 STPC Client processor			
- BIOS	AMI 128 KB Flash memory			
- System memory	One 144-pin SODIMM socket accepts 8, 16, or 32 MB EDO/FPR DRAM			
- Enhanced IDE interface	Supports up to two EIDE devices, BIOS auto-detect, PIO Mode 3 or Mode 4 transfer			
- FDD interface	Supports up to two FDDs			
- Serial port	Two serial RS-232 ports			
- Parallel port	One parallel port, supports SPP/EPP/ECP mode			
- Infrared port	Shared with COM2. Transfer rates up to 115.2 kbps			
- Keyboard/mouse connector	Supports standard PC/AT keyboard and a PS/2 MOUSE			
- Power management	Supports power saving modes including Normal/Standby/Suspend modes. AM 1.1 compliant			
- Watchdog timer	1.6 sec. Intervals			
- Modem ring-on	Hayes compatible modem required			
- Multiple power input	± 12 V, ± 5 V power supplies			
VGA INTERFACE				
- Display memory	512KB – 4 MB share memory, set in BIOS			
- Display type	Supports CRT			
- CRT display mode	Non-interlaced CRT monitors resolutions up to 1024 x 768 @ 64 K colors			
	RESOLUTION	COLORS		
		256	64 K	16 M
	640 x 480	OK	OK	OK
	800 x 600	OK	OK	OK
	1024 x 768	OK	OK	NG
ETHERNET	IEEE 802.3U 10/100 Mbps			
SOLID STATE DISK	Supports one 50-pin socket for CompactFlash card			
PC 104	Free support for PC 104 extension module			
MULTIBUS 1 INTERFACE				
	Windows memory space			
	Windows I/O space			
POWER SUPPLY				
- Voltages	+ 5 V ± 5 % and ± 12 V			
- Requirements	+ 5 V @ 1,6 A (typical)			
PRESENTATION				
- Format	MULTIBUS I form factor			
- Dimensions in mm	305 x 171.5 x 10			
- Weight	0,3 kg			
ENVIRONMENT				
- Operating temperature	0°C to + 60°C			
- Storage temperature	- 10°C to + 70°C			
- Relative humidity	90 % (without condensation)			

HOW TO ORDER?

ICM DOS

ACCESSORIES

NOTES :

ICM DOS

SOMMAIRE

A.	INTRODUCTION	5
B.	PROCESSEUR.....	7
C.	ESPACE MULTIBUS	9
C.1.	ECHANGES MEMOIRE ET I/O	10
C.2.	DEFINITION DE L'ADRESSE DE BASE DE LA FENETRE MEMOIRE DANS LE PC : REGISTRES I/O PC 300H ET 301H	11
C.3.	DEFINITION DE L'ADRESSE DE BASE MEMOIRE OU I/O DANS L'ESPACE MULTIBUS ET DEFINITION DE LA TAILLE DE LA FENETRE : REGISTRES I/O PC 302H ET 303H	12
C.4.	CONFIGURATION DES ECHANGES : REGISTRE I/O PC 30AH	14
C.5.	INTERRUPTIONS	15
	C.5.1 RECEPTION D'INTERRUPTIONS.....	15
	C.5.2 EMISSION D'INTERRUPTIONS	17
C.6.	INITIALISATION	19
C.7.	TIMOUT SUR LES ACCES MULTIBUS.....	19
D.	PLAN DE CONFIGURATION.....	21
D.1.	STRAPS.....	23
D.2.	LED	23
D.3.	CONNECTEUR DE FACE AVANT.....	24
E.	PLAN D'EQUIPEMENT.....	31
F.	ANNEXE.....	33

A. INTRODUCTION

La carte **ICM DOS** est une carte processeur **Multibus 1**, le terme **Multibus** utilisé dans le document est relatif au **Multibus 1** uniquement.

Cette carte possède toutes les fonctionnalités d'un **PC**, l'espace **Multibus** étant décodé dans l'espace **Bus PC 104** de ce **PC**.

La partie **PC** est basée sur une carte **PC 104** (dont les fonctionnalités sont décrites au chapitre B « Processeur ») qui est installée sur la partie **Multibus** ; l'ensemble forme une carte processeur **Multibus 1**, l'**ICM DOS**.

Le chapitre « Processeur » est strictement la documentation du fabricant de la carte **PC 104**.

Le chapitre « Espace Multibus » décrit les registres et espaces mémoires accessibles depuis le **PC** au travers du **Bus PC 104** vers le **Multibus**.

SYNOPTIQUE :

B. PROCESSEUR

La partie « Processeur » de la carte **ICM DOS** est basée sur une carte **PC 104**.

Celle-ci se monte sur la carte **ICM DOS**, l'interface se fait par l'intermédiaire de plusieurs connecteurs qui sont décrits au chapitre D3 « Connecteurs de face avant ».

La documentation du fabricant de la carte **PC 104** est d'origine et intégrale (Voir chapitre F : « Annexe »).

La carte **ICM DOS** comporte 1 emplacement **PC 104** pour une extension possible d'un module.

C. ESPACE MULTIBUS

L'espace **Multibus** est décodé dans l'espace **PC 104** du processeur.

L'espace I/O utilise les adresses **300H à 31FH**. Dans cet espace, on trouve les registres permettant de définir les espaces **Multibus** utilisés, la gestion des interruptions **Multibus** (émission et réception).

Grâce à cette structure, il est possible de gérer entièrement le **Multibus** depuis un **PC** de façon simple et rapide.

Avant d'accéder aux espaces I/O ou mémoire du **Multibus**, il faut configurer les registres situés dans l'espace I/O du **PC** à l'adresse de base 300H.

LES REGISTRES I/O DU PC :

#Δ Ed. 2 [

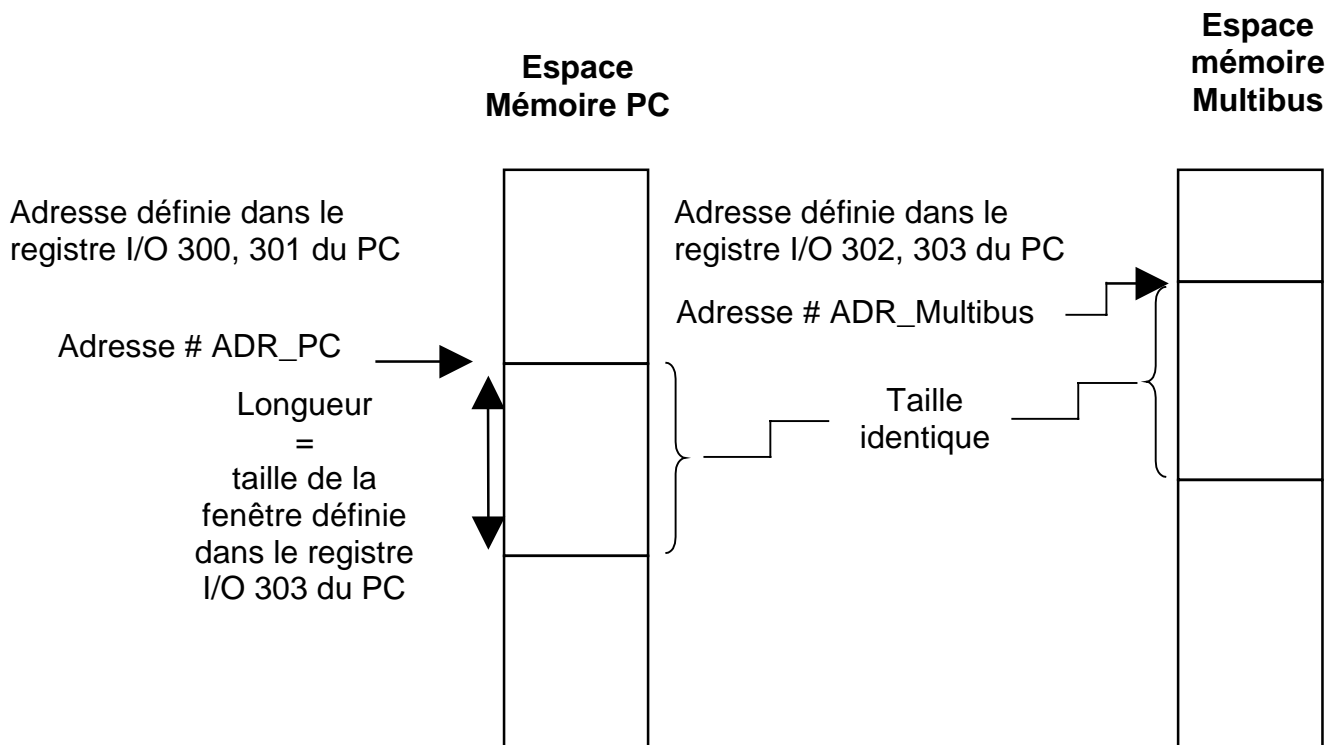
ADRESSE DU REGISTRE	FONCTION	CHAPITRE
300H, 301H	Adresse de base de la fenêtre mémoire dans le PC	ECHANGES, MEMOIRES ET I/O
30AH	Configuration des échanges	
302H, 303H	Taille et adresse de la fenêtre sur le Multibus	
304H	Autorisation des interruptions	INTERRUPTIONS
305H	Statut des interruptions	"
308H	Acquittement des interruptions reçues	"
30BH	Acquittement de timeout Multibus	"

#Δ Ed. 2]

C.1. ECHANGES MEMOIRE ET I/O

La carte **ICM DOS** permet d'accéder directement à l'espace mémoire ou I/O du **Multibus**.

L'espace mémoire ou I/O devient un espace mémoire virtuel dans le PC.



On peut accéder à un espace mémoire variant de 4Koctets à 128Koctets ou à un espace I/O de 4Koctets à 64Koctets.

C.2. DEFINITION DE L'ADRESSE DE BASE DE LA FENETRE MEMOIRE DANS LE PC : REGISTRES I/O PC 300H ET 301H

La programmation de la carte **ICM DOS** commence par celle des registres I/O d'adresse 300H et 301H. Seul l'accès en écriture 8 bits est autorisé.

Ces registres contiennent l'adresse de base de la fenêtre mémoire dans le PC.

La correspondance entre les bits de data et les poids des adresses est la suivante :

- Registre d'adresse 301H

Data	D7	D0
Adresse	A23	A16

- Registre d'adresse 300H

Data	D7	D4	D3	D2	D1	D0
Adresse	A15	A12	NU	NU	NU	NU

NU : Non utilisé

Exemple : Pour obtenir l'adresse de base mémoire dans le PC tel que $ADR_PC = 0D0000H$, il suffit d'écrire :
0D \Rightarrow Registre I/O d'adresse 301H
00 \Rightarrow Registre I/O d'adresse 300H

Remarque : La définition de la partie basse des adresses mémoire dépend de la taille de la fenêtre.
Pour une taille de fenêtre de 4K octets, les adresses A12 à A23 sont à définir.
L'adresse de base dans le PC (ADR_PC) doit être un modulo de la taille de la fenêtre à partir de 0.

Exemple : Avec une taille de 128K octets l'adresse mémoire du PC sera 80000H ou C0000H mais pas D0000H.

C.3. DEFINITION DE L'ADRESSE DE BASE MEMOIRE OU I/O DANS L'ESPACE MULTIBUS ET DEFINITION DE LA TAILLE DE LA FENETRE : REGISTRES I/O PC 302H ET 303H

Les registres I/O PC d'adresse 302H et 303H contiennent trois types d'informations :

- La partie haute de l'adresse de base mémoire ou I/O dans l'espace **Multibus**
- La partie basse de l'adresse de base mémoire ou I/O dans l'espace **Multibus**
- La taille de la fenêtre mémoire.

Ces registres sont accessibles en lecture et écriture 8 bits.

Registre I/O d'adresse 302H


Ce registre détermine la partie haute de l'adresse de base mémoire ou I/O dans l'espace **Multibus**.

Data	D7	D6	D5	D4	D3	D2	D1	D0
Adresse	A23	A22	A21	A20	A19	A18	A17	A16


Registre I/O d'adresse 303H

Ce registre définit le reste de l'adresse de base mémoire ou I/O ainsi que la taille de la fenêtre.

Data	D7	D6	D5	D4	D3	D2	D1	D0
Adresse	A15	A14	A13	A12	NU	P2	P1	P0



 Définition de la partie basse de l'adresse mémoire ou I/O dans l'espace **Multibus**



 Définition de la taille de la fenêtre

La définition de la partie basse des adresses mémoire ou I/O dépend de la taille de la fenêtre.

Pour une taille de fenêtre de 4K octets, les adresses A12 à A16 sont à définir.

Pour une taille de fenêtre de 64K octets seul A16 est à définir. Les autres adresses (A15 à A0) sont considérées égales à 0.

Le tableau suivant indique la programmation de la taille de la fenêtre.

BITS REGISTRE 303H			A	B
P2	P1	P0	MEMOIRE	I/O
0	0	0	4K	4K
0	0	1	8K	8K
0	1	0	16K	16K
0	1	1	32K	32K
1	0	0	64K	64K
1	0	1	128K	64K

La différenciation entre un accès mémoire et un accès I/O est faite par la position du bit D3 du registre I/O d'adresse 30AH.

Exemple : Pour obtenir une fenêtre de 64K octets à l'adresse de base 0B0000H dans l'espace **Multibus**, il faut écrire :

0BH ⇒ registre I/O d'adresse 302H

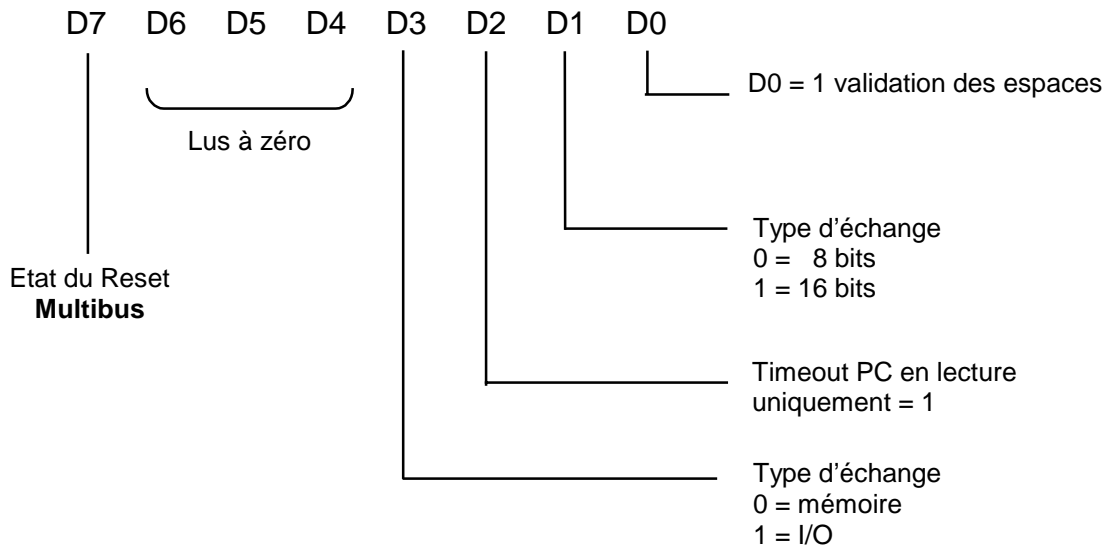
04H ⇒ registre I/O d'adresse 303H

En utilisant les configurations précédemment décrites dans les exemples, une lecture dans le PC à l'adresse 0D0002H correspond à une lecture dans l'espace mémoire du **Multibus** à l'adresse 0B0002H.

C.4. CONFIGURATION DES ECHANGES : REGISTRE I/O PC 30AH

Le registre I/O d'adresse 30AH accessible en écriture et lecture 8 bits termine la configuration des échanges sur l'espace **Multibus**.

Ce registre est défini comme suit :



- D0 :** Ce bit permet de rendre actif les espaces **Multibus**.
D0 = 0 les espaces sont inhibés
D0 = 1 les espaces sont décodés
- D1 :** Ce bit définit le type d'échange
D1 = 0 l'échange est réalisé en 8 bits.
D1 = 1 l'échange est réalisé en 8 ou 16 bits.
- D2 :** Ce bit n'est significatif qu'en lecture.
Lorsque D2 = 0 il n'y a pas eu un timeout PC.
D2 = 1 il y a eu un timeout PC.
La lecture du registre remet le bit D2 à zéro.
- D3 :** Pour accéder dans l'espace mémoire du **Multibus**, il faut mettre D3 = 0.
L'accès se fait dans l'espace I/O du **Multibus** lorsque D3 = 1
- D7 :** Ce bit donne l'état du signal Reset du Multibus
D7 = 0 le **Multibus** est actif.
D7 = 1 le **Multibus** est en reset.

C.5. INTERRUPTIONS

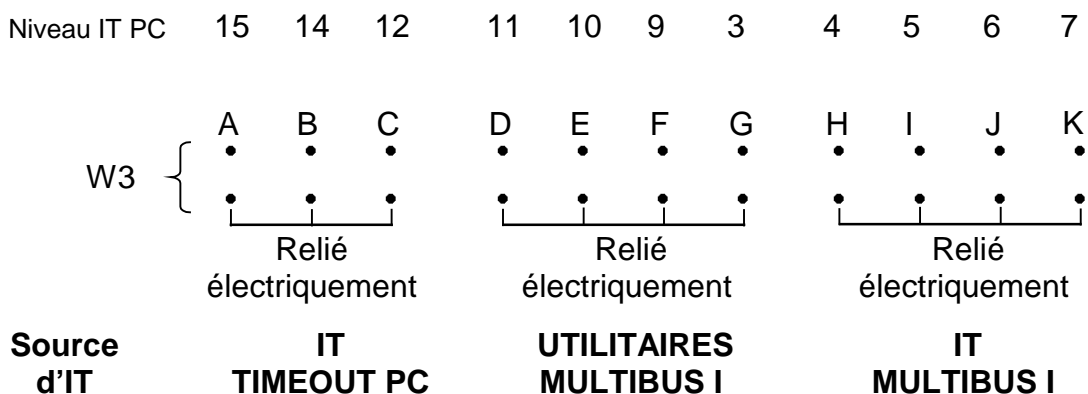
La carte **ICM DOS** permet d'envoyer des interruptions vers le **MULTIBUS**, de recevoir des interruptions provenant du **MULTIBUS** ou de la carte elle-même.

C.5.1 RECEPTION D'INTERRUPTIONS

Il faut d'abord autoriser le passage physique du signal d'interruption vers le PC en reliant des straps sur W3.

- ☐ Il existe trois sources d'interruptions au travers du Bus **PC 104** :
 - La première source d'interruption est celle générée par les interruptions provenant du **Multibus** (IT0 à IT7).
 - La seconde provient du registre utilitaire du **Multibus** (IT en cas d'erreur).
 - La troisième est celle du timeout en cas d'accès à un espace non décodé.
- ☐ Toutes ces interruptions peuvent être :
 - Inhibées en enlevant les cavaliers de W3.
 - Activées en reliant le ou les sources d'interruption sur le ou les niveaux choisis.

Le schéma suivant décrit la disposition des sources des interruptions par rapport au niveau des interruptions PC sur W3.



Il suffit pour chaque type d'interruption que l'on choisi d'activer, soit timeout, soit utilitaire **MULTIBUS I** ou **IT MULTIBUS I**, de les relier à un niveau d'IT du PC ; Il y aura donc au plus 3 connections sur ces straps.

Exemple : Pour sélectionner les interruptions suivantes :

- IT timeout **PC** renvoyée sur le niveau IT15 dans le PC.
- IT utilitaire **MULTIBUS I** renvoyée sur le niveau IT11 dans le PC.
- IT **MULTIBUS I** renvoyée sur le niveau IT 5 dans le PC
Il faut mettre les straps suivants :
W3-A, W3-D, W3-I

Ensuite, il faut programmer les différents registres I/O qui suivent.

REGISTRE I/O D'ADRESSE 304H

Ce registre définit le masque d'interruption réception par le PC. Ce registre est accessible en lecture écriture 8 bits.

D0 = 1 ⇒ IT0 autorisée

D0 = 0 ⇒ IT0 inhibée

D1 = 1 ⇒ IT1 autorisée

D1 = 0 ⇒ IT1 inhibée

etc...

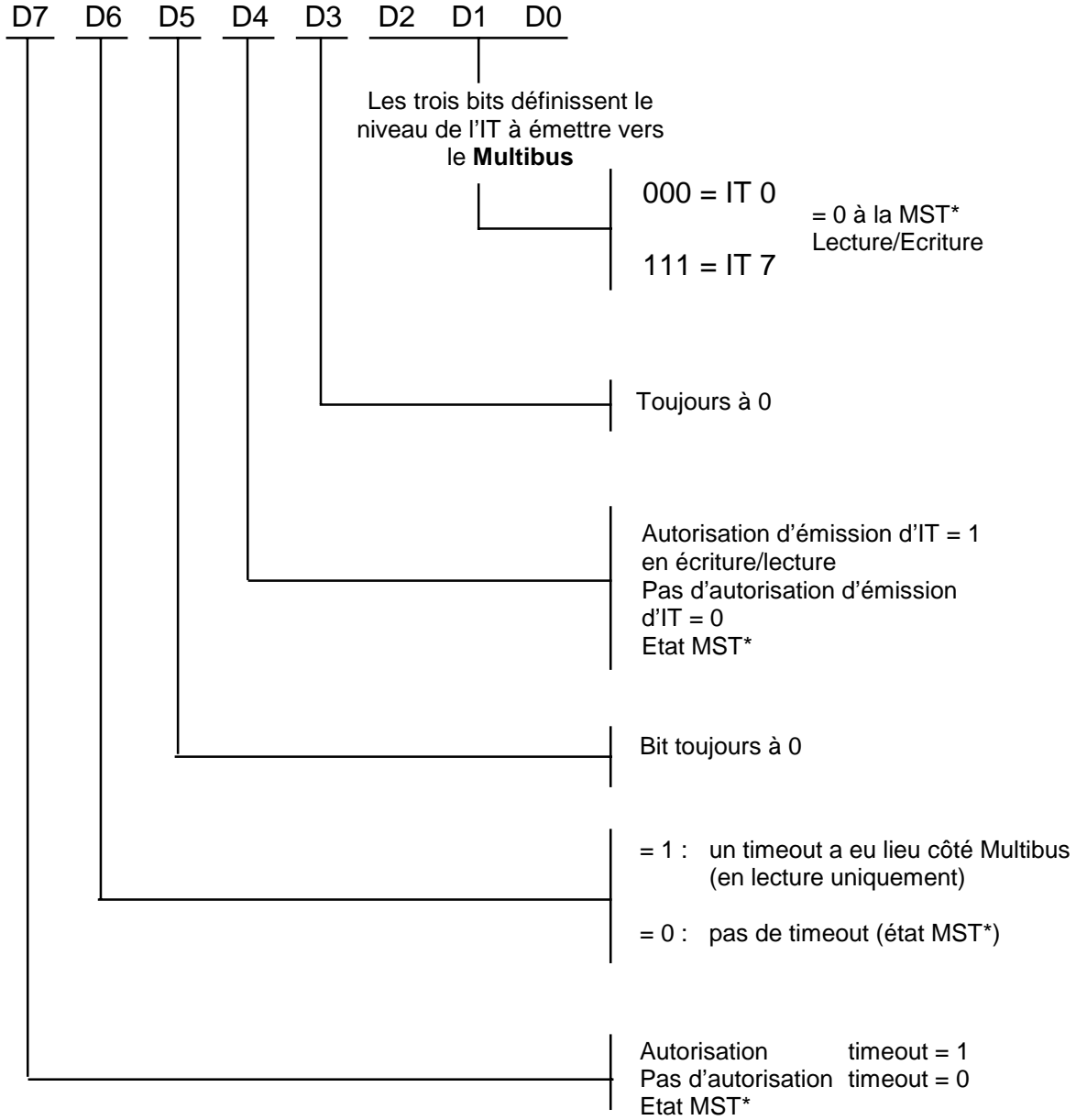
D7 = 1 ⇒ IT7 autorisée

D7 = 0 ⇒ IT7 inhibée

Après une initialisation tous les bits de ce registre sont à 0.

C.5.2 EMISSION D'INTERRUPTIONS

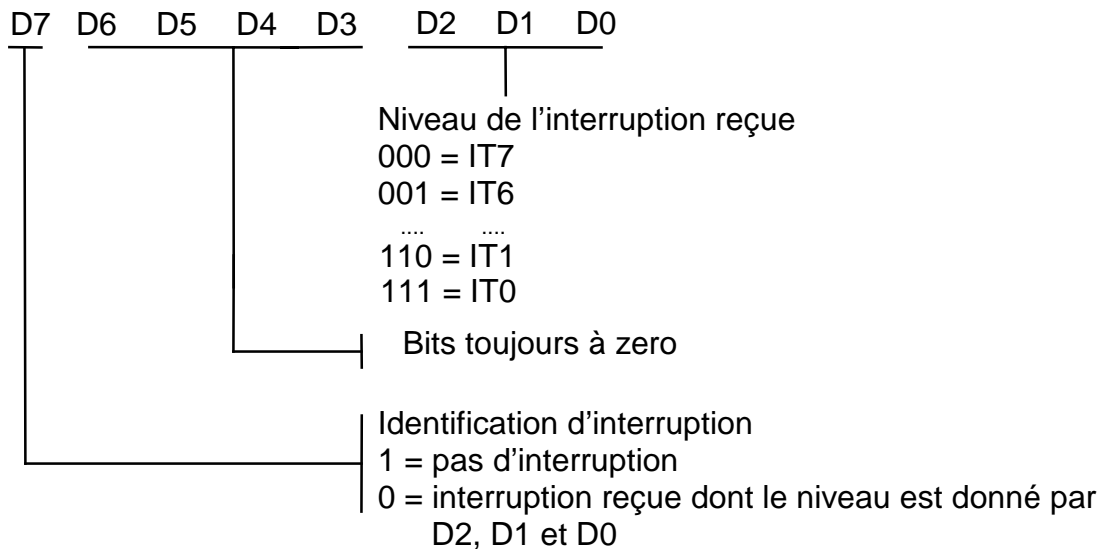
REGISTRE I/O D'ADRESSE 305H



* MST (Mise sous tension)

REGISTRE I/O D'ADRESSE 308H (accès 8 bits)

Une lecture acquitte l'interruption reçue :



Le niveau revient à zéro lorsque l'interruption est acquittée.

Remarques :

Les interruptions sont prises en compte avec priorités :

- le niveau 7 est le moins prioritaire
- le niveau 0 est le plus prioritaire

Une interruption ne sera prise en compte que si la précédente a été acquittée.

C.6. INITIALISATION

Sur la carte **ICM DOS**, il existe trois sources de « RESET » :

- Un « RESET » généré lors de la mise sous tension de la carte
- Un « RESET » provenant du P2
- Un « RESET » généré par le Multibus 1

C.7. TIMOUT SUR LES ACCES MULTIBUS

Un timeout est généré par la **carte ICM DOS** lorsqu'un accès mémoire ou I/O **MULTIBUS** ne renvoie pas de XACK.

La durée du timeout est de 10μs

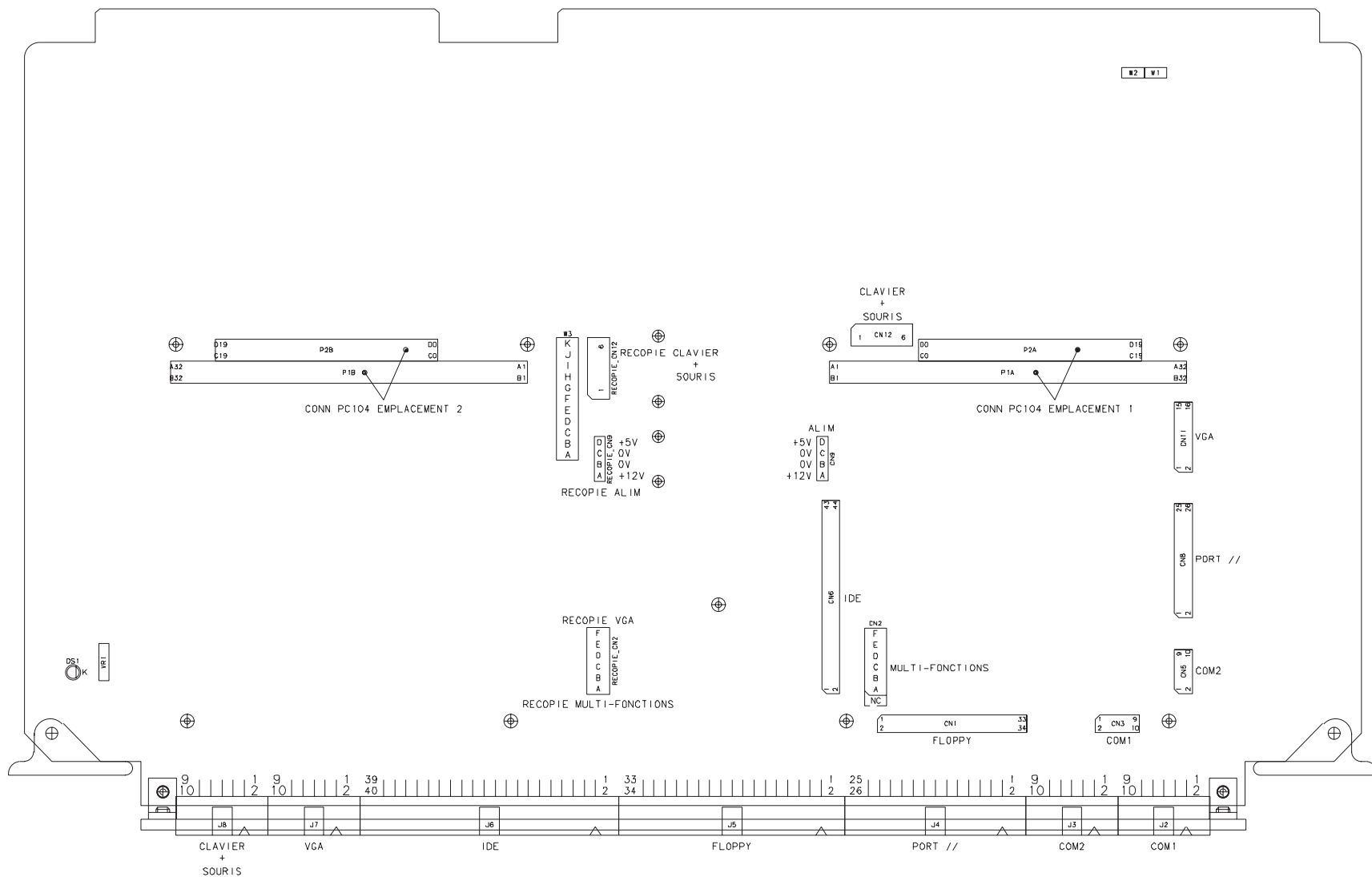
REGISTRE I/O D'ADRESSE 30BH

Ce registre n'est accessible qu'en lecture 8 bits.

Une lecture de ce registre permet d'acquitter le timeout **MULTIBUS**.

Lorsque l'interruption timeout **MULTIBUS** est utilisée, il est nécessaire, dans le programme d'interruption, d'acquitter ce timeout en lisant le registre I/O 30BH.

D. PLAN DE CONFIGURATION



INDICE DE REVISION: <u>A,O</u>		
REAL/REV: _____	LE: _____	VISA: _____
APPROUVE: _____	LE: _____	VISA: _____
CREATION DU DOCUMENT: <u>A,O</u>		
REAL/REV: <u>MAO</u>	LE: <u>17/10/2000</u>	

Ech: 1
PLAN: 1/1

ZAC - 9, rue Georges Besse 78330 FONTENAY LE FLEURY - FRANCE Tel: (33) 1 30 58 90 09 - Fax: (33) 1 30 58 21 33 e-mail: info@adass.fr - http://www.adass.fr	
CLIENT: ADAS	FAMILLE: MB1
REF: xxxxxxxx	NOM: ICMDOS



PLAN DE CONFIGURATION

D.1. STRAPS

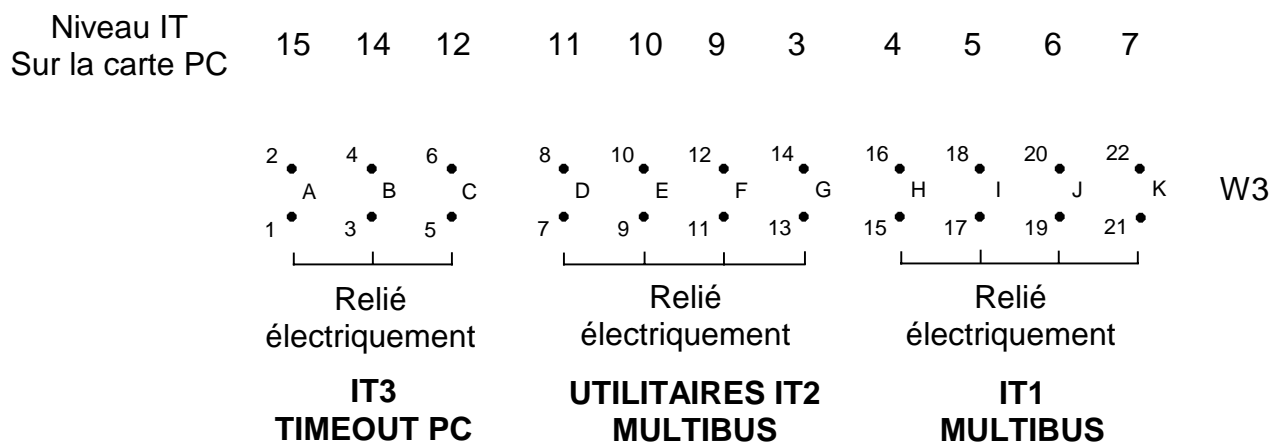
W1 : Lorsque **W1** est positionné, la carte génère le signal **BCLK** sur le châssis **MULTIBUS**

Ce signal **BCLK** n'est pas généré lorsque **W1** est enlevé.

W2 : Lorsque **W2** est positionné, la carte génère le signal **CCLK** sur le châssis **MULTIBUS**

Ce signal **CCLK** n'est pas généré lorsque **W2** est enlevé.

W3 : Niveaux d'interruption



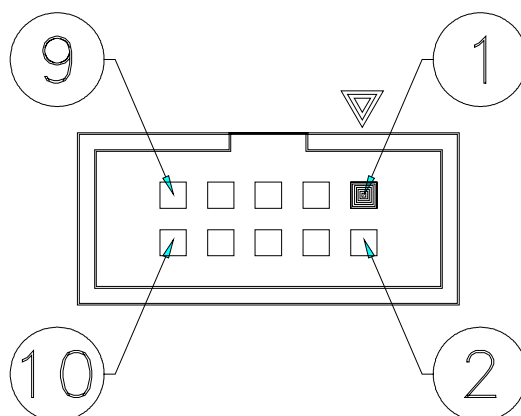
D.2. LED

Lorsque des échanges sont réalisés entre le **PC** et le **MULTIBUS**, la led verte DS1 est allumée

D.3. CONNECTEUR DE FACE AVANT

J2 LIAISON SERIE PC COM 1

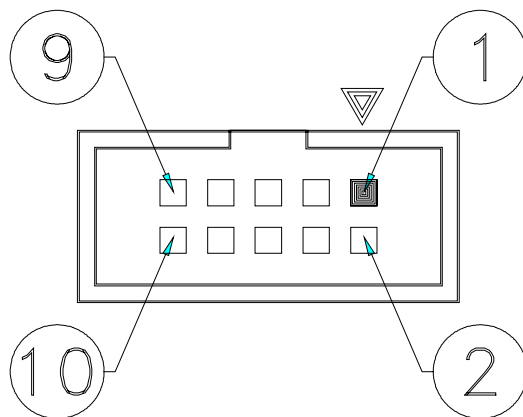
HE 10P / 10 pts



BROCHE	SIGNAL	BROCHE	SIGNAL
1	NC	2	GND
3	RI	4	DTR
5	CTS	6	TXD
7	RTS	8	RXD
9	DSR	10	DCD

J2
LIAISON SERIE PC COM 2

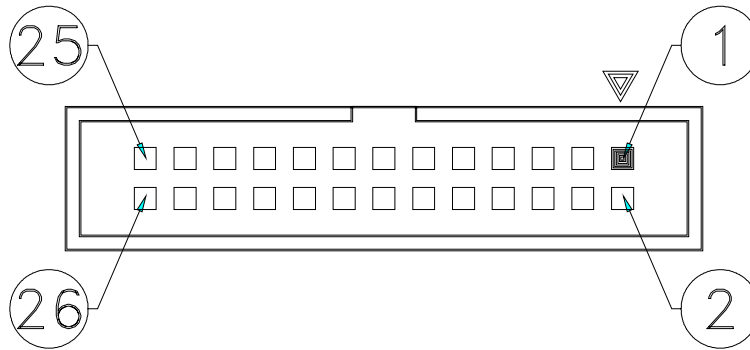
HE 10P / 10 pts



BROCHE	SIGNAL	BROCHE	SIGNAL
1	NC	2	GND
3	RI	4	DTR
5	CTS	6	TXD
7	RTS	8	RXD
9	DSR	10	DCD

J4 PORT PARALLELE PC

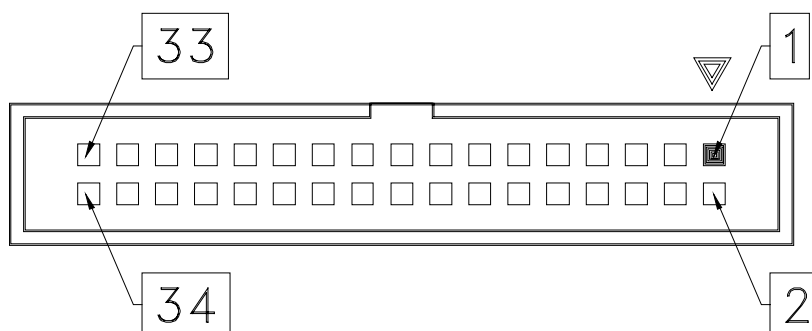
HE10P / 26 pts



BROCHE	SIGNAL	BROCHE	SIGNAL
1	STROBE*	2	AUTOFD*
3	D0	4	ERROR*
5	D1	6	INIT*
7	D2	8	SLCTINI*
9	D3	10	GND
11	D4	12	GND
13	D5	14	GND
15	D6	16	GND
17	D7	18	GND
19	ACK*	20	GND
21	BUSY	22	GND
23	PE	24	GND
25	SLCT	26	GND

* Low active

J5
FLOPPY DISK PC
HE10P / 34 pts

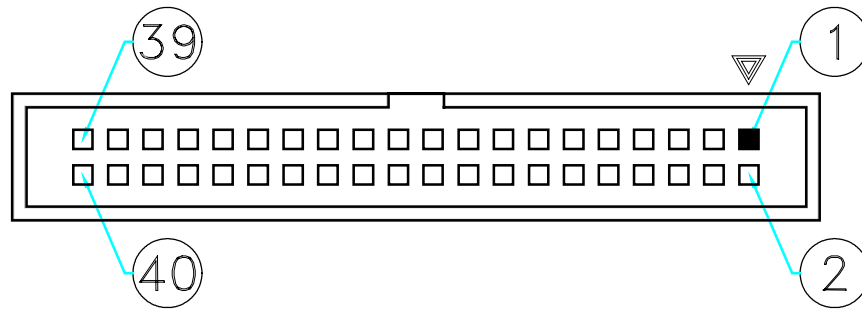


BROCHE	SIGNAL	BROCHE	SIGNAL
1	GND	2	DENSITY SELECT*
3	GND	4	N/C
5	GND	6	N/C
7	GND	8	INDEX*
9	GND	10	MOTOR 0*
11	GND	12	DRIVE SELECT 1*
13	GND	14	DRIVE SELECT 0*
15	GND	16	MOTOR 1*
17	GND	18	DIRECTION*
19	GND	20	STEP*
21	GND	22	WRITE DATA*
23	GND	24	WRITE GATE*
25	GND	26	TRACK 0*
27	GND	28	WRITE PROTECT*
29	GND	30	READ DATA*
31	GND	32	HEAD SELECT*
33	GND	34	DISK CHANGE*

* Low active

J6 DISQUE DUR IDE

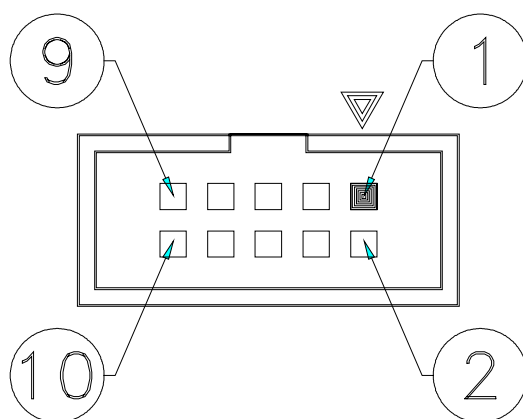
HE10P / 40 pts



BROCHE	SIGNAL	BROCHE	SIGNAL
1	IDE RESET*	2	GND
3	DATA 7	4	DATA 8
5	DATA 6	6	DATA 9
7	DATA 5	8	DATA 10
9	DATA 4	10	DATA 11
11	DATA 3	12	DATA 12
13	DATA 2	14	DATA 13
15	DATA 1	16	DATA 14
17	DATA 0	18	DATA 15
19	SIGNAL GND	20	N/C
21	DRQ*	22	GND
23	IO WRITE	24	GND
25	IO READ	26	GND
27	IO CHANNEL READY	28	N/C
29	ACK	30	GND
31	IRQ14 (IDE IRQ)	32	IOCS16*
33	ADDR 1	34	N/C
35	ADDR 0	36	ADDR2
37	HARD DISK SELECT 0	38	HARD DISK SELECT 1
39	IDE ACTIVE*	40	GND

**J7
VGA**

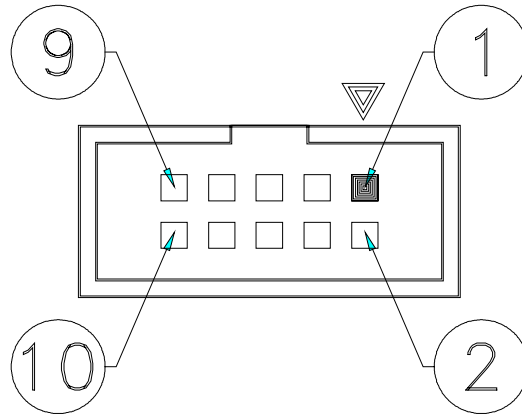
HE 10P / 10 pts



BROCHE	SIGNAL	BROCHE	SIGNAL
1	RED_OUT	2	GND
3	GREEN_OUT	4	GND
5	BLUE_OUT	6	GND
7	HS	8	GND
9	VS	10	SHIELD

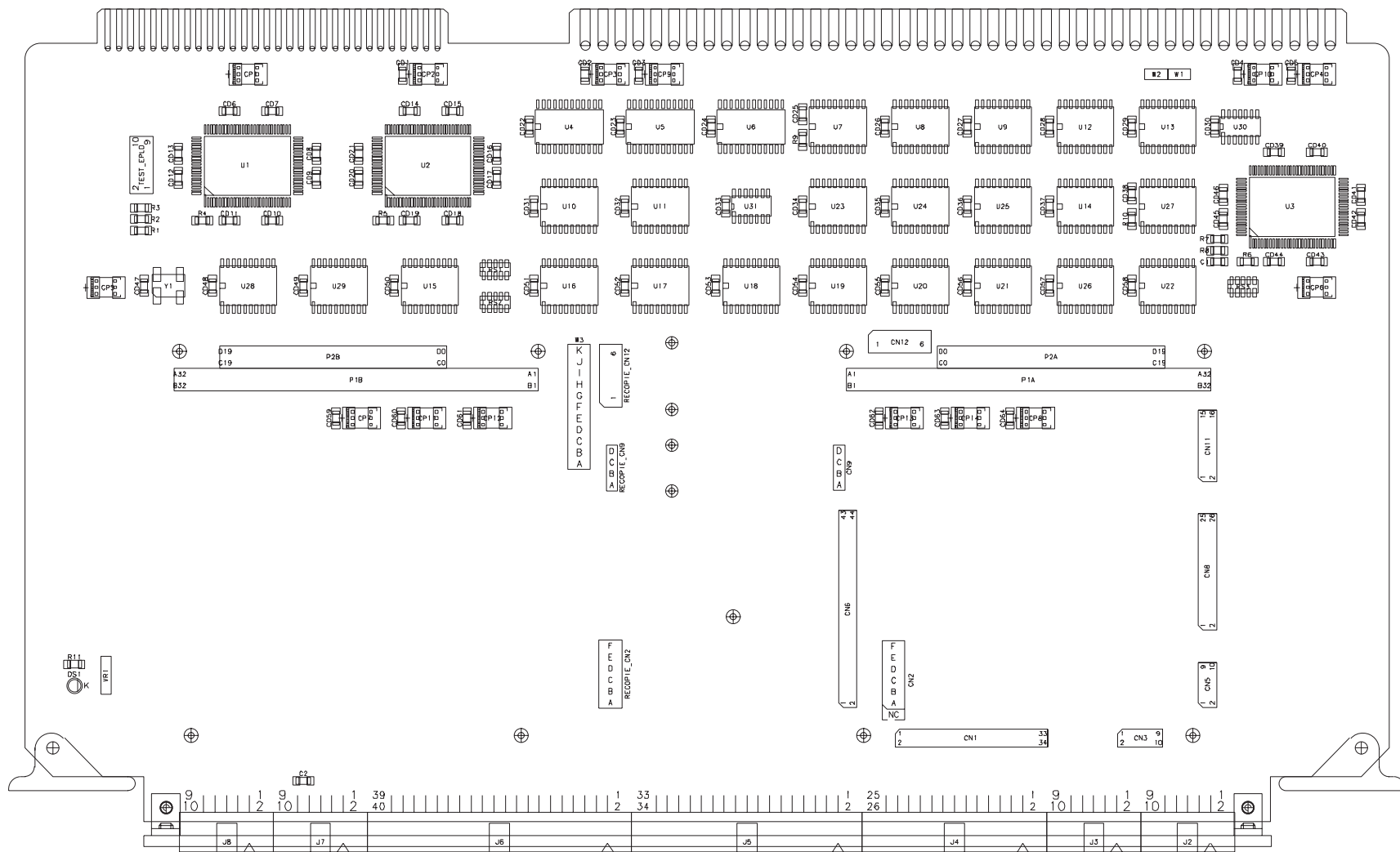
J8 KEYBOARD AND MOUSE

HE 10P / 10 pts



BROCHE	SIGNAL	BROCHE	SIGNAL
1	KB DATA	2	GND
3	KB CLOCK	4	NC
5	VCC	6	VCC
7	NC	8	MS CLOCK
9	GND	10	MS DATA

E. PLAN D'EQUIPEMENT



INDICE DE REVISION: <u>A,0</u>	
REAL/REV: _____	LE: _____ VISA: _____
APPROUVE: _____	LE: _____ VISA: _____
CREATION DU DOCUMENT: <u>A,0</u>	
REAL/REV: <u>MA0</u>	LE: <u>17/10/2000</u>

Ech: 1
PLAN: 1/1

ZAC - 9, rue Georges Besse 78330 FONTENAY LE FLEURY - FRANCE	
Tel: (33) 1 30 58 90 09 - Fax: (33) 1 30 58 21 33 e-mail: infoadas@adas.fr - http://www.adas.fr	
CLIENT: ADAS	FAMILLE: MB1
REF: xxxxxxxx	NOM: ICMDOS



PLAN D'EQUIPEMENT

F. ANNEXE

Documentation sur la carte **PCM-3345**

